

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-057237
(43)Date of publication of application : 27.02.1990

(51)Int.Cl.

A61B 5/055
A61B 6/03
G06F 15/16

(21)Application number : 63-208292
(22)Date of filing : 24.08.1988

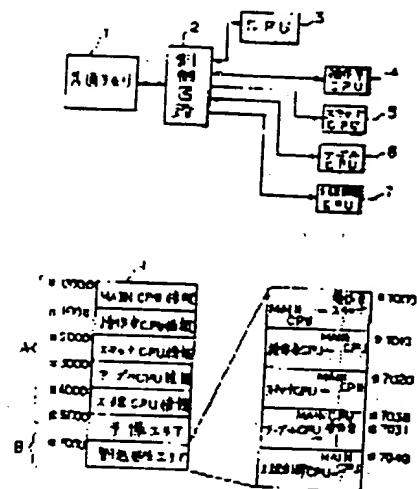
(71)Applicant : HITACHI MEDICAL CORP
(72)Inventor : TAKAHASHI SHUNJI
TANAKA SHIYOUO
SASAKI HIROSHI
KADOSHIMA TAKUYA

(54) CT APPARATUS HAVING PLURALITY OF TERMINAL CPUS

(57)Abstract

PURPOSE: To efficiently perform terminal communication without passing through a main CPU by reading the data for the CPU of the interruption generating source within an exclusive writing region by the interruption processing due to the CPU of an interruption command part.

CONSTITUTION: An exclusive writing region A has writing regions (#0000-#5000) exclusive to CPUs 3-7. Regions #5000-#7000 are set as preparatory areas and used in the case of excessive data. In the writing region at every CPU, only own CPU is writable and other CPU is impossible to write. An interruption generation display region B is set on and after the writing region #7000 and, in the regions #7000-7010, a main CPU is set to an interruption generating source and the interruption command to other CPU is stored as the flag corresponding to the other CPU. This region B turns the flags between the CPUs in interruption relation ON at the time of the generation of interruption. Therefore, each CPU can instantaneously know whether interruption is generated presently and the command source of said interruption is personal by looking the region B and the communication between CPUs becomes possible actually.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-57237

⑬ Int. Cl.³

A 61 B 5/055
6/03

識別記号

330 A

庁内整理番号

8119-4C
7259-4C

⑭ 公開 平成2年(1990)2月27日

A 61 B 5/05

390

※

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 複数端末CPUを有するCT装置

⑯ 特 願 昭63-208292

⑰ 出 願 昭63(1988)8月24日

⑱ 発 明 者 高 橋 俊 二 千葉県柏市新十番二番1号 株式会社日立メデイコ柏工場内
⑱ 発 明 者 田 中 正 悟 千葉県柏市新十番二番1号 株式会社日立メデイコ柏工場内
⑱ 発 明 者 佐 々 木 寛 千葉県柏市新十番二番1号 株式会社日立メデイコ柏工場内
⑱ 発 明 者 門 嶋 拓 也 千葉県柏市新十番二番1号 株式会社日立メデイコ柏工場内
⑲ 出 願 人 株式会社日立メデイコ 東京都千代田区内神田1丁目1番14号
⑳ 代 理 人 弁理士 秋本 正実 外1名
最終頁に続く

明 細 書

1. 発明の名称

複数端末CPUを有するCT装置

2. 特許請求の範囲

1. CT画像処理用の主CPUと、CT用の複数端末CPUと、メモリとを備えたCT装置において、

上記メモリを各CPU専用書込み領域と各CPU間の割込み発生表示領域とに区分したもので、各CPUの自己に関する情報を対応専用書込み領域に格納し、各CPU間において、割込み関係が発生した場合この割込み関係にある割込み発生元と割込み要求先との対応関係を上記割込み発生表示領域に格納する手段と、該割込み発生表示領域をみて割込み発生元と割込み要求先の各CPUを見つけ出し、該割込み要求先のCPUは対応する割込み発生元のCPUについて該割込み発生元のCPU用の前記専用書込み領域をアクセスし、該割込み発生元のCPUに関する情報を割込みにより取込む手段と、を

有する複数端末CPUを有するCT装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、CT装置、特に複数端末用CPUを有するCT装置に関する。

(従来技術)

CT装置には、X線CT装置、NMR使用のCT装置等がある。これらのCT装置は、システムとしての規模の拡大に伴って、1個のCPUではなく複数のCPUを使う例が多い。複数のCPUはCT画像処理用のCPUの他に、操作専用CPU、スキャナ用CPU、テーブル用CPU、X線制御用CPUより成る例が多い。CT画像処理用CPUは処理の主体をなし、主CPUと呼び、他は端末用CPUと呼ぶことが多い。

尚、X線CT装置に関しての一般的な従来例には「CTスキャナー」(コロナ社発行、昭和54年度発行、岩井氏編)がある。

(発明が解決しようとする課題)

複数CPU使用のCT装置は、前記画像処理用

の主CPUを中心に各端末用CPUはスター接続せしめている例が多い。然るに、主CPUが接続中心であるが故に、各端末用CPU相互間の通信を行うには、必ず主CPUを介することとなり、主CPUの処理負担を大きくする。この結果、主CPUによる本来の複雑処理である前処理、再構成処理等の処理の遅延を招いたり、又は、端末用CPU間での通信自体も遅くなり、全体のシステムの稼働自体にも悪影響を与えていた。

本発明の目的は、端末用通信を主CPUを介さずに効率的に行わせてなるCT装置を提供するものである。

(課題を解決するための手段)

本発明は以下の構成より成る。

- (1) 各CPU共通なメモリを設ける。
- (2) このメモリを各CPU固有の専用書込み領域と、割込み関係発生時の割込み関係を格納する割込み発生表示領域に区分する。
- (3) 割込み発生表示領域中の割込み関係にある割込み発生元CPUと割込み要求先CPUとを見

割込み発生元CPUと割込み要求先CPUとを見

割込み発生元CPUと割込み要求先CPUとを見

割込み発生元CPUと割込み要求先CPUとを見

つけ出し、この割込み要求先CPUは、専用書込み領域中の割込み発生元のCPU用の情報を割込み処理で読出す。

(作用)

本発明では、共通なメモリ中の書込み専用領域中のCPU情報を割込み発生表示領域の指示に従って割込み読出すことが可能となる。

(実施例)

第1図は本発明のX線CT装置の実施例図である。X線CT装置は共通メモリ1、制御回路2、主CPU3、操作卓CPU4、スキャナ用CPU5、テーブル用CPU6、X線制御CPU7より成る。

主CPU3はCT画像処理用CPUであり、前処理、画像再構成処理を行う。操作卓CPU4は、キーボードやCRT、プリンタ等の入出力機器操作を行う。スキャナ用CPU5は、X線スキャナ制御を行う。テーブルCPU6は、被検体の位置制御を行う。X線制御CPU7はX線発生制御を行う。

今1つは、接続出来なかったことを接続されなかったCPUに対して知らせるという方法である。また一定時間待たせて、それでも接続可能な時刻が到来しない時始めて知らせるという方法、すなわち、第一の方法と第二の方法とを組合わせた方法も考え得る。

何れの方法によるかは、例えばシステム全体の速度や回路の構成、各CPUの能力等を考慮して決定すれば良い。

又、これについては必ずしも各CPU全てに同一の方法を用いずとも良く、又用いても良い。

共通メモリ1はCPU3~7がアクセス可能なメモリであり、その記憶領域は、専用書込み領域Aと割込み発生表示領域Bとに区分されている。その区分の様子を第2図に示す。

第2図で専用書込み領域Aは、CPU3~7専用の書込み領域(#0000~#5000)を有する。#5000~#7000までは予備エリアとして設定し、情報過多の場合の格納に使用する。各CPU毎の書込み領域は、自己のCPUのみが書込み可能であ

り、他のCPUは書き込み不可とした。更に、この書き込み領域の読出しアクセスは、自己のCPUのみならず他のすべてのCPUから可能にさせておく。

CPU情報としては、CPU間通信に必要な情報を主とした。例えば、テーブルCPU情報としてはテーブルの位置情報があり、これを操作系CPUがCRT上に表示させるべく取込むといった通信がある。

尚、メモリ1の他に各CPU固有の主メモリを有する場合もある。この場合には、共通メモリ1には、CPU間通信情報のみを格納させることが好ましい。

割込み発生表示領域Bは#7000〜以降に設定した。この領域Bの詳細例を第2図の右側に拡大して示した。#7000〜#7010までは主CPUを割込み発生元とし、他CPUへの割込み要求を他CPU対応にフラグとして格納させた。他のアドレスでも同様な格納形式をとる。

この領域Bは、割込み発生時のみ割込み関係に

あるCPU間のフラグをONにさせる。従って、各CPUは、この領域Bをみることによって現在割込み発生が存在し、且つその要求先が自己か否かを即座に知ることができる。

割込み要求先のCPUがわかると、その割込み発生元のCPU対応の領域AのCPU情報を、割込み要求先のCPUが割込みによって読出す。この読出しによってCPU間通信が事実上可能となった。

尚、CT装置以外の複数CPUを有する計算機システムであっても本発明は適用できる。

(発明の効果)

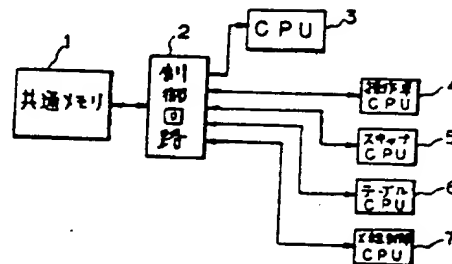
本発明によれば、共通なメモリを設けて、これに対して割込み処理によってCPU間通信が可能となった。

4. 図面の簡単な説明

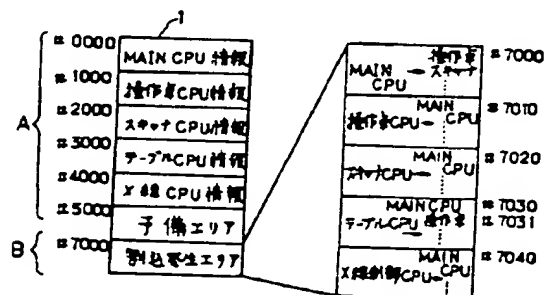
第1図は本発明の実施例図、第2図は共通メモリの領域分けの具体例図である。

1…共通メモリ、2…制御回路、3…主メモリ、3〜7…端末用CPU。

第 1 図



第 2 図



第1頁の続き

⑨Int. Cl.

G 06 F 15/16

識別記号

3 1 0 P
A

庁内整理番号

6745-5B
6745-5B